

Sincronismo e Ajuste de Tempo de Símbolo para Decodificação do Sinal de PCDs

Túlio Araújo de Medeiros Brito^{1,2}
José Marcelo Lima Duarte²

¹ Universidade Federal do Rio Grande do Norte
CEP 59078-970, Natal – RN, Brasil
tulioamb@crn.inpe.br

² Instituto Nacional de Pesquisas Espaciais – INPE
CEP 59076-740, Natal – RN, Brasil
jmarcelo@crn.inpe.br

Abstract. This paper describes the algorithm used to implement the Real-Time Symbol Timing Estimation and Adjustment (RTSTEA) to demodulate data collecting platform (DCP) signals from ARGOS I and II systems and from Brazilian Data Collecting System (SBCD in Portuguese). The proposed algorithm operates in a complex input signal with sample rate more than 20 times higher than the symbol rate. Timing adjustment is applied in the input signal by removing or repeating previous samples, allowing a simple implementation in VLSI architecture. Preceding the timing adjustment, a decimation stage reduces the sample rate to two samples per symbol. Timing estimation is done in the decimated signal using the algorithm proposed in [2], which provides a direct estimation of timing error. Once the delay has stabilized, the adjustment has been done. Instability in the feedback loop between timing estimation and timing adjustment is avoided by introducing a time gap between each time estimation/correction in order to accommodate the system settling time. The big challenge was doing these two occur in the reserved time interval for it, that lasts only 15 message bits in time. This goal of having a satisfactory delay within the synchronization bit pattern has been achieved, as it is shown in the results session.

Palavras-chave: digital signal processing, real-time digital signal processing, brazilian data collection system, processamento digital de sinais, processamento digital de sinais em tempo real, sistema brasileiro de coleta de dados.

1. Introdução

Os sistemas de coleta de dados ambientais SBCD e ARGOS têm como principal função coletar dados ambientais de sensores instalados em Plataformas de Coleta de Dados (PCD) distribuídas pelo globo terrestre. As PCDs transmitem os dados coletados pelos sensores que a compõem através da modulação digital de uma portadora na banda UHF (*Ultra High Frequency*). Não existe nenhum sincronismo de tempo ou frequência entre o sinal das PCDs e as transmissões são curtas e espaçadas no tempo. Um *transponder* embarcado em um satélite retransmite os dados captados para uma estação terrena que distribui os dados para os usuários finais do sistema.

O presente artigo versa sobre um método desenvolvido no Centro Regional do Nordeste para obtenção do tempo de símbolo de um sinal proveniente de uma PCD para permitir a decodificação do seu sinal.

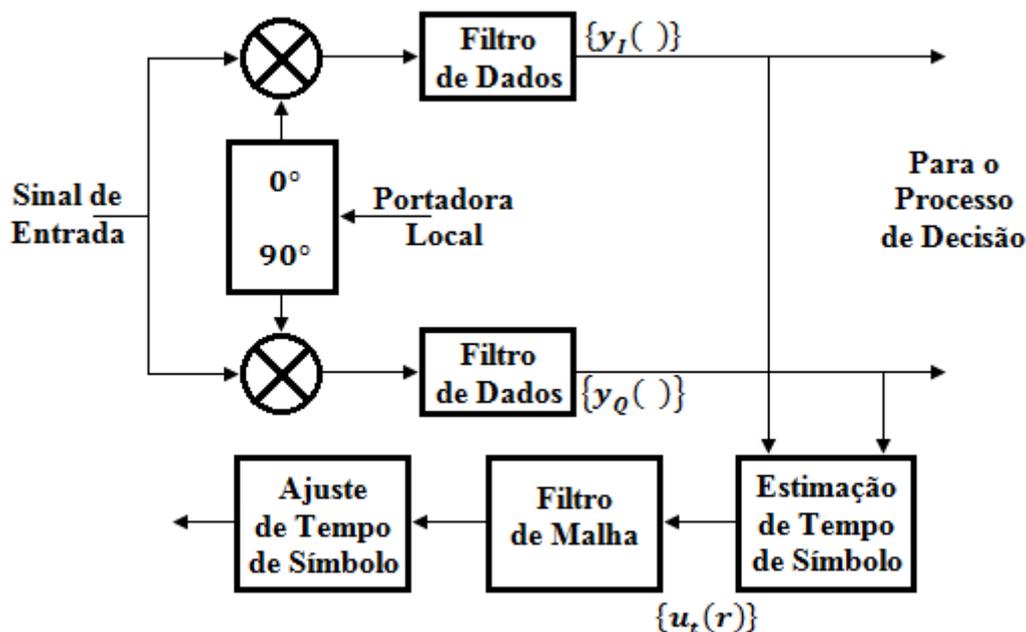
Sabendo que o sinal de uma PCD tem um período reservado para sincronismo de símbolo de 15 bits de informação, os quais são transmitidos a uma taxa de 400 bps, o maior *trade-off* durante a implementação do algoritmo consistiu em balancear a precisão da estimativa do erro com o tempo de ajuste.

Quanto mais complexos os filtros utilizados, melhor foi constatada a estimativa do erro, no entanto maiores eram seus *group delays* e o tempo de ajuste limite era facilmente extrapolado. O próprio tempo mínimo de espera para que o ajuste fosse realizado, que era controlado nesse algoritmo, foi um fator para o qual foram

necessárias algumas iterações para se chegar a um valor adequado, visto que após o ajuste ainda se requer algum tempo para que o erro decresça até zero.

2. Metodologia de Trabalho

Inicialmente tinha-se a intenção de implementar o algoritmo de estimação proposto em [1], ilustrado na figura 1, com ajuste via *feedback*, porém no decorrer dos trabalhos notou-se que tal estratégia tomaria um tempo considerável para ajustar o sinal recebido, visto que a ideia de sua estimativa de erro não se traduz exatamente num atraso em tempo. Apesar disso, manteve-se ideia de realizar o sincronismo com realimentação.



$$u_t(r) = x(r - 1/2)[x(r) - x(r - 1)]$$

Figura 1. Estimação de erro não retorna o valor do atraso em si

Optou-se então por calcular o atraso do sinal recebido pelo algoritmo sugerido em [2], ilustrado na figura 2. A opção de ajuste *feedforward*, mostrado na figura 3, não se mostrou atrativa, pois se preferiu evitar o processamento de interpolar amostras em toda a duração do sinal.

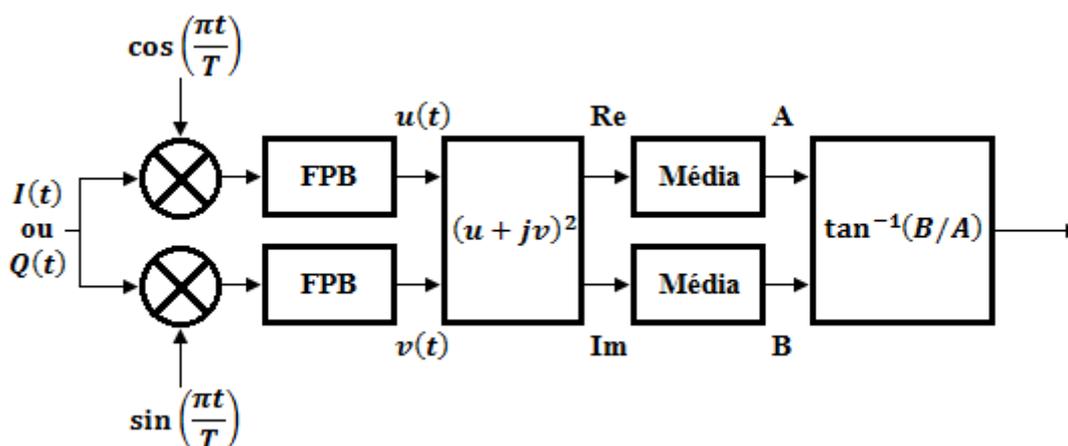


Figura 2. Estratégia de estimação de erro

Com isso, o produto final consistiu no seguinte: (a) Estimar, símbolo a símbolo, o atraso do sinal recebido para que não fosse necessário seu armazenamento e possível estouro de memória; (b) Quando detectada a estabilização da estimação do atraso do sinal recebido, realizar o ajuste; (c) Esse ajuste deve ser feito por meio de inserção de amostras extras ou ignorando-se um determinado trecho do sinal até que se complete um símbolo de atraso e ele, então, passe a ser amostrado de forma ótima no receptor.

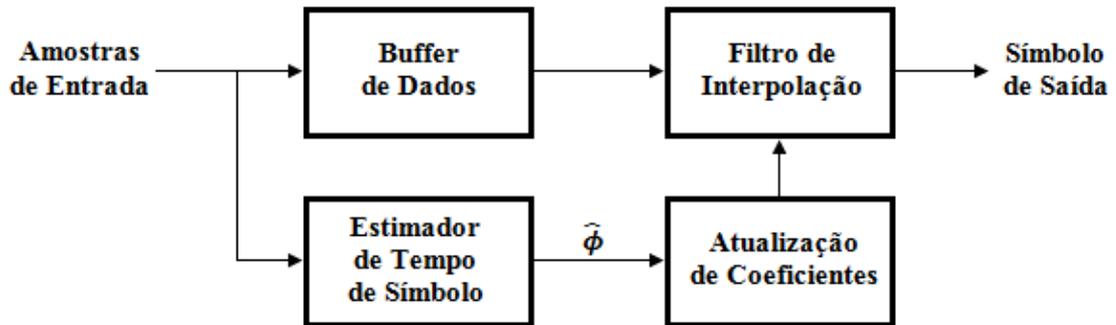


Figura 3. Alternativa *feedforward* de ajuste

3. Descrição do algoritmo

3.1. O sinal de entrada

O sinal transmitido por uma PCD é amostrado a 128 ksps, passa por uma codificação do tipo *biphase-L* (BPL) e em seguida por uma modulação complexa (MC). Sendo $x[n]$ o sinal mensagem:

$$x[n] = \begin{cases} 0 \\ 1 \end{cases} \rightarrow BPL[n] = \begin{cases} -1, +1 \\ +1, -1 \end{cases} \quad (1)$$

$$MC[n] = e^{-j\frac{\pi}{3}BPL[n]} \quad (2)$$

Mas $BPL[n]$ agora assume apenas os valores -1 ou 1 . Logo:

$$MC[n] = \begin{cases} e^{-j\frac{\pi}{3}(-1)} = 0,5 + j0,87 \\ e^{-j\frac{\pi}{3}(+1)} = 0,5 - j0,87 \end{cases}$$

O que significa que a informação do sinal mensagem está contida somente na parte imaginária do sinal transmitido pela PCD, já que as partes reais são sempre iguais.

Na frente da mensagem em si ainda é adicionado um padrão para sincronismo de tempo de símbolo com a seguinte configuração:

$$\begin{array}{cc} \text{MSB} & \text{LSB} \\ 1111 & 1111 & 1111 & 1110 & 0010 & 1111 \end{array} \quad (3)$$

3.2. Alterações no algoritmo proposto

Como consequência de a informação se encontrar estritamente na parte imaginária do sinal proveniente da PCD, a entrada do algoritmo será apenas a o termo $Q(t)$ da figura 2. Foram necessárias algumas alterações ainda no diagrama da figura 2 devido ao fato de o processamento ter sido realizado em tempo real. Como se trabalhou com duas amostras por símbolo e a estimação se deu de um símbolo de cada vez, não foi preciso utilizar o bloco *Média*, já que receberia uma amostra apenas a cada símbolo. Esse resultado decorre de se ter justamente apenas duas amostras por símbolo. Da figura 2:

$$\cos\left(\frac{\pi t}{T}\right) \rightarrow \cos\left(\frac{\pi n T_S}{T}\right) \text{ e } \sin\left(\frac{\pi t}{T}\right) \rightarrow \sin\left(\frac{\pi n T_S}{T}\right) \quad (3)$$

Mas como se tem duas amostras por símbolo, o período do sinal é o dobro do período de amostragem:

$$\cos\left(\frac{\pi n T_S}{2T_S}\right) = \cos\left(\frac{\pi n}{2}\right) \text{ e } \sin\left(\frac{\pi n T_S}{2T_S}\right) = \sin\left(\frac{\pi n}{2}\right) \quad (4)$$

É possível reescrever esses dois sinais como um só, o que também será motivo de uma breve alteração no algoritmo desenvolvido. Com essa modificação, tem-se:

$$e^{j\frac{\pi n}{2}} = \cos\left(\frac{\pi n}{2}\right) + j \sin\left(\frac{\pi n}{2}\right) \quad (5)$$

Como se tem sempre somente duas amostras de entrada por vez, observa-se um padrão que se repete a cada dois símbolos (ou dois pares de amostras):

$$\begin{aligned} n = \{0,1\} &\rightarrow (+1 + j0) \text{ e } (0 + j1) \rightarrow (u + jv)^2 = +1 \text{ e } -1 \\ n = \{2,3\} &\rightarrow (-1 + j0) \text{ e } (0 - j1) \rightarrow (u + jv)^2 = +1 \text{ e } +1 \\ n = \{4,5\} &\rightarrow (+1 + j0) \text{ e } (0 + j1) \rightarrow (u + jv)^2 = +1 \text{ e } -1 \\ n = \{6,7\} &\rightarrow (-1 + j0) \text{ e } (0 - j1) \rightarrow (u + jv)^2 = +1 \text{ e } +1 \end{aligned}$$

Essa constatação foi suficiente para podermos descartar o uso do bloco *Média*, pois somente uma amostra contribui para a parte real e a outra para a parte imaginária quando um símbolo é processado. Com as mudanças descritas acima, a representação do trabalho realizado pode ser melhor abstraída a partir da figura abaixo:

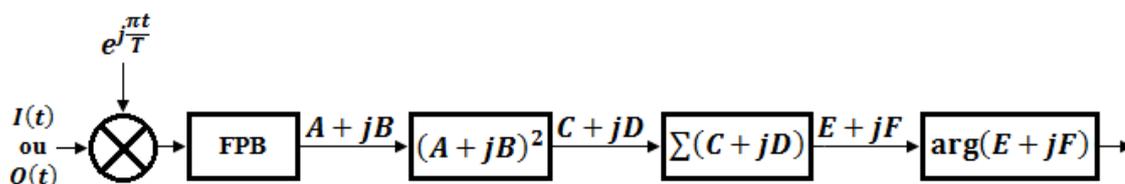


Figura 4. Diagrama de blocos da estimação de erro

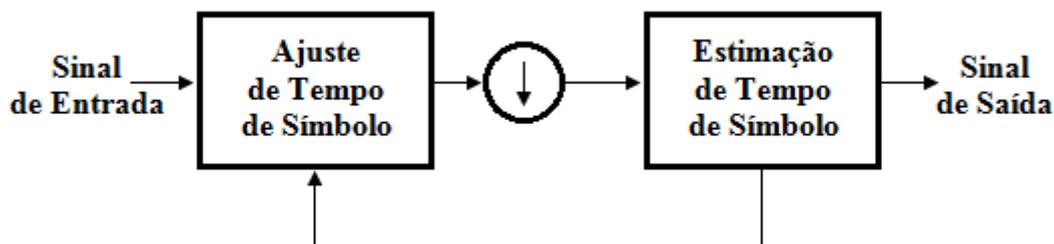


Figura 5. Diagrama de blocos do sistema de estimação e correção do erro

3.3. Parametrização do Filtro Passa Baixa (FPB)

O filtro passa-baixa da figura 4 foi um elemento importante no alcance da especificação de tempo de ajuste. Inicialmente, projetou-se um filtro FIR (*Finite Impulse Response*) sem se atentar para sua ordem. No entanto, ao se notar que seu atraso de grupo estava prejudicando o desempenho do sistema, limitou-se para um filtro de oitava ordem, com *group delay* de 5 amostras.

Outro fator que mereceu atenção devido ao processamento em tempo real foi o fato de se ter que salvar a memória do filtro. Essa memória, no entanto, é bem menor do que aquela com que se estava preocupado no início do trabalho (do sinal recebido por completo), não tendo sido, portanto, um obstáculo relevante.

Após o ajuste opstou-se por zerar a memória do filtro, o que fez com que o sinal de erro se estabilizasse mais rapidamente.

4. Resultados e Discussão

Como dito anteriormente, o objetivo era de se obter o sinal devidamente ajustado dentro do intervalo de 15 bits de informação. Para tanto, foi necessário realizar o ajuste cerca de cinco amostras antes desse instante limite, levando-se em conta o atraso de propagação inerente ao filtro passa-baixa. As figuras 6, 7 e 8 mostram os pontos de ajuste para três situações de atraso diferentes.

Pode-se notar gráficos que no bit de número 15 ainda há um certo erro, mas esse valor representa um desvio de menos de 5% e se anula dentro dos 5 símbolos seguintes.

Um último ponto que se debateu foi a necessidade de manter a estimação de erro ativa após o primeiro ajuste. Idealmente ele não voltaria a crescer, mas devido a uma margem de incerteza na taxa de transmissão do sinal da PCD de 1%, foi conveniente manter o algoritmo funcionando ininterruptamente.

Com isso, foi preciso determinar-se como os ajustes consecutivos se comportariam, pois após cada correção leva-se algum tempo até que o atraso se torne nulo. Escolheu-se um erro limite de três amostras por símbolo (num sinal de 160 amostras por símbolo) para se realizar outro ajuste; e um intervalo mínimo entre cada correção determinado pela estabilização do erro, isto é, se uma amostra do sinal de atraso estivesse tão próximo da anterior quanto uma tolerância arbitrária.

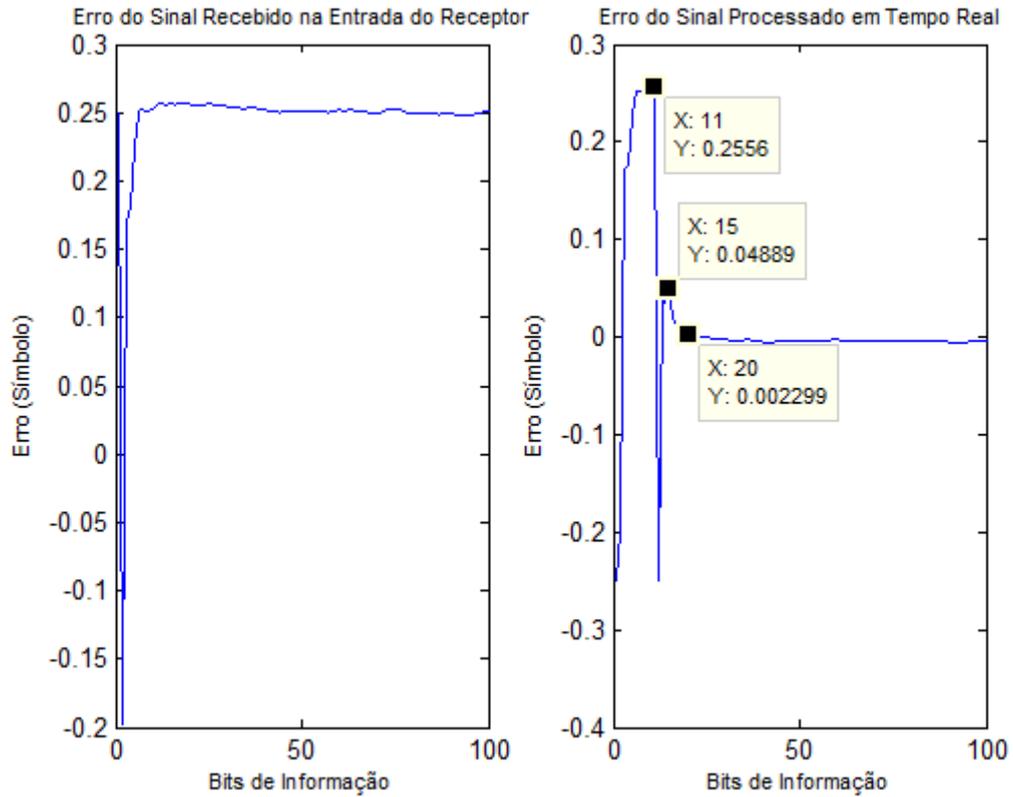


Figura 6. Pontos de ajustes do tempo de símbolo e estabilização para um quarto de símbolo de atraso

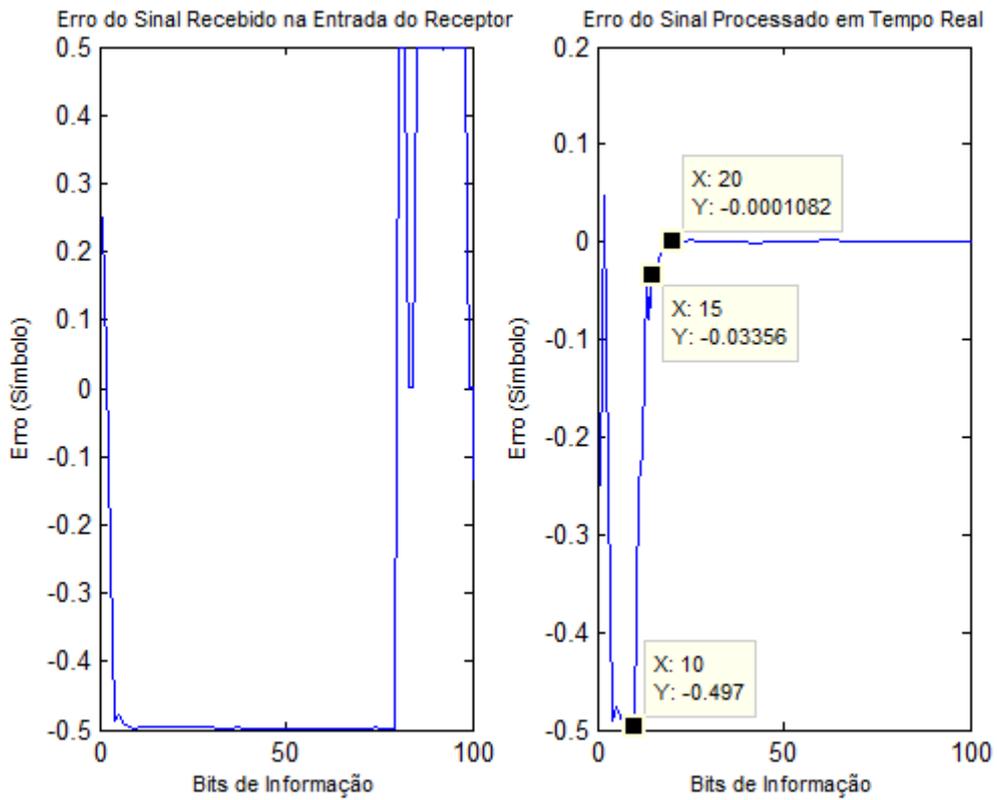


Figura 7. Pontos de ajustes do tempo de símbolo e estabilização para meio símbolo de atraso

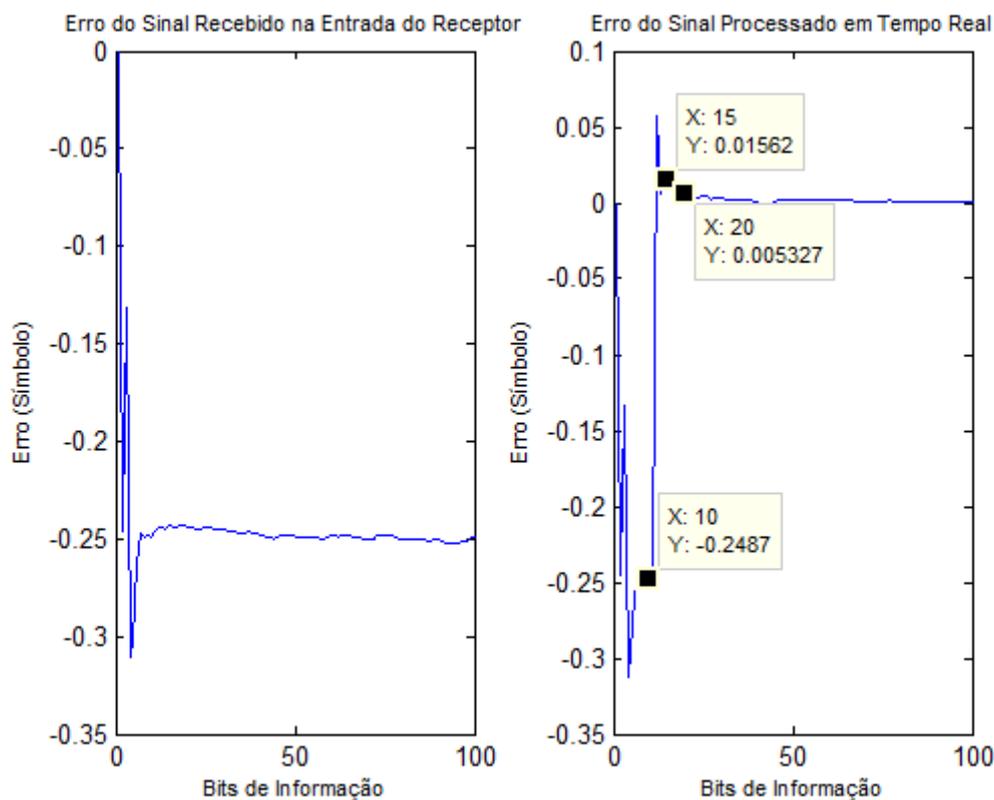


Figura 8. Pontos de ajustes do tempo de símbolo e estabilização para três quartos de símbolo de atraso

5. Conclusões

Com o que foi mostrado do algoritmo implementado, é possível afirmar que a estimação e o ajuste do tempo de símbolo do sinal oriundo da PCD foram realizados de maneira satisfatória, pois o máximo resquício de atraso no sinal resultante desse processo foi abaixo de 1%, o que certamente não desencadeará maiores problemas posteriormente quando da decodificação da mensagem.

Para futuros trabalhos dando continuidade a este pretende-se estudar com maior profundidade sua análise de desempenho prático, aplicando-se na entrada uma amostra real de sinal de PCD e observar a taxa de erros de bit após a decodificação.

Agradecimentos

O autor agradece primeiramente a oportunidade de estar desenvolvendo trabalhos tão valiosos não só para o desenvolvimento científico do INPE como para o seu próprio aprendizado.

Referências Bibliográficas

[1] FLOYD M. GARDNER, “A BPSK/QPSK Timing-Error Detector for Sampled Receivers”. IEEE Transactions on Communications, Vol. Com-34, No. 5, May 1986.

[2] Wei-Ping Zhu, Youpeng Yan, M. Omair Ahmad, M. N. S. Swamy, “Feedforward Symbol Timing Recovery Technique Using Two Samples Per Symbol”. IEEE

Transactions on Circuits and Systems – I: Regular Papers, Vol. 52, No. 11, November 2005.

[3] P. N. Ravichandran, Satish Sharma, Sunil Kulkarni, P. Lakshminarsimhan, “Design and Implementation of Early-Late Gate Bit Synchronizer for Satellite Communication”. NCC 2009, January 16-18, IIT Guwahati.

[4] Daeyoung Kim, Madihally J. Narasimha, Donald C. Cox, “Design of Optimal Interpolation Filter for Symbol Timing Recovery”. IEEE Transactions on Communications, Vol. 45, No. 7, July 1997.

[5] James E. Gilley, “Digital Phase Modulation: A Review of Basic Concepts”. Transcrypt International, Inc. August 2003.